

(19)

JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **09171187 A**

(43) Date of publication of application: **30.06.97**

(51) Int. Cl.

G02F 1/1343

G02F 1/133

G02F 1/1335

G02F 1/1337

(21) Application number: **07330527**

(22) Date of filing: **19.12.95**

(71) Applicant: **HITACHI LTD**

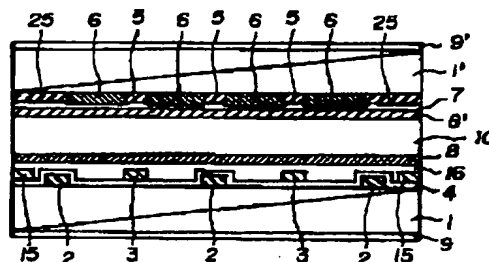
(72) Inventor:
INOUE KEIKO
OE MASATO
MATSUYAMA SHIGERU
ASUMA HIROAKI
KONDO KATSUMI

**(54) ACTIVE MATRIX TYPE LIQUID CRYSTAL
DISPLAY DEVICE**

(57) Abstract:

PROBLEM TO BE SOLVED: To make it possible to lower surface reflection by metallic electrodes and to make display with high image quality possible by providing a liquid crystal layer with means for suppressing the surface reflection of the electrodes applying approximately parallel electric fields.

SOLUTION: The scanning electrodes, signal electrodes 15, pixel electrodes 3 and active elements constituting display pixel parts are formed on a first substrate 1. An alignment control layer for aligning the molecules of liquid crystals in a prescribed direction is formed directly or via an insulating layer 4 on the first substrate 1. The first substrate 1 is arranged to face a second substrate 1' formed with another alignment control layer for aligning the molecules of the liquid crystals in a prescribed direction. A liquid crystal layer 10 is held between the first and second substrates 1 and 1'. An antireflection layer 5 as means for suppressing the surface reflection of the electrodes applying the approximately parallel electric fields is formed on the liquid crystal layer 10. In such a case, the antireflection layer 5 is so arranged as to cover at least part of the electrodes applying the electric fields parallel with the liquid crystal layer 10.



COPYRIGHT: (C)1997,JPO

特開平9-171187

(43) 公開日 平成9年(1997)6月30日

| (51) Int.Cl. ⁸ | 識別記号 | 庁内整理番号 | F I | 技術表示箇所 |
|---------------------------|--------|--------|---------|--------|
| G 0 2 F | 1/1343 | | G 0 2 F | 1/1343 |
| | 1/133 | 5 5 0 | | 1/133 |
| | 1/1335 | 5 0 5 | | 1/1335 |
| | 1/1337 | | | 1/1337 |

審査請求 未請求 請求項の数 7 O L (全 22 頁)

(21) 出願番号 特願平7-330527
(22) 出願日 平成7年(1995)12月19日

(71) 出願人 000005108
株式会社日立製作所
東京都千代田区神田駿河台四丁目6番地
(72) 発明者 井上 桂子
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内
(72) 発明者 大江 昌人
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内
(72) 発明者 松山 茂
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内
(74) 代理人 弁理士 武 顯次郎

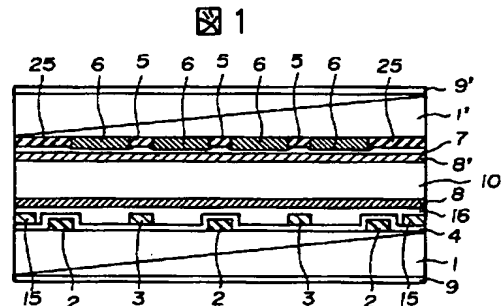
最終頁に続く

(54) 【発明の名称】 アクティブマトリクス型液晶表示装置

(57) 【要約】

【課題】 広視野角で、かつ、表面反射の無いアクティブマトリクス型液晶表示装置を提供する。

【解決手段】 表示画素を走査電極14、信号電極15、画素電極3、画素電極2及びアクティブ素子19により第1の基板1上に構成し、この上に液晶層10の配向制御膜8が直接または絶縁層16を介して形成して、第1の基板1に液晶層10の配向制御膜8'を形成した第2の透明基板1'を対向配置して、両基板間に液晶層10を挟持してなり、前記各電極は前記液晶層10に対し実質的に第1と第2の基板と平行な電界が印加できるように構成されると共に、各電極に表示パターンに応じ印加電界を任意に制御できる外部制御手段が接続され、かつ液晶層10の配向状態により光学特性を変化させる偏光手段9、9'とを備え、液晶層10に略平行な電界を印加する電極の表面反射を抑制する反射防止層5を具備した。



- 1, 1' : 第1, 第2の基板 8, 8' : 上, 下配向制御層
2 : 共通電極 9, 9' : 上, 下偏光板
3 : 画素電極 10 : 液晶層
4 : 走査電極絶縁層 15 : 信号電極
5 : 反射防止層 16 : 絶縁層
6 : カラーフィルタ 25 : ブラックマトリクス
7 : 平準化層

【特許請求の範囲】

【請求項1】走査電極、信号電極、画素電極及びアクティブ素子により構成された表示画素部と、前記表示画素部の上に直接または絶縁層を介して一方の配向膜が成膜された第1の透明基板と、少なくとも他方の配向膜が成膜された第2の基板とを対向させ、前記第1の配向膜と第2の配向膜の間に液晶層を挟持してなり、前記各電極は前記液晶層に対し実質的に前記基板と平行な電界を印加し、かつ表示パターンに応じて前記電界を形成するための印加電界を任意に制御する外部制御手段と接続されると共に、前記液晶層の配向状態により光学特性を変化させる偏光手段を備えたアクティブマトリクス型液晶表示装置において、

前記液晶層に、前記平行な電界を印加する電極の表面反射を抑制する手段を具備したことを特徴とするアクティブマトリクス型液晶表示装置。

【請求項2】請求項1において、前記第2の透明基板上に、前記液晶層に平行な電界を印加する電極の少なくとも一部を覆う反射防止層を有することを特徴とするアクティブマトリクス型液晶表示装置。

【請求項3】請求項1において、前記液晶層に平行な電界を印加する少なくとも一部の電極上に反射防止層を有することを特徴とするアクティブマトリクス型液晶表示装置。

【請求項4】請求項1において、前記液晶層に平行な電界を印加する電極表面の少なくとも一部が黒色であることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項5】請求項1において、前記液晶層に平行な電界を印加する電極表面の少なくとも一部の表面粗さ R_{ms} が、 $R_{ms} \geq 15 \text{ nm}$ であることを特徴とするアクティブマトリクス型液晶表示装置。

【請求項6】請求項1において、前記第1の透明基板上にカラーフィルタを有することを特徴とするアクティブマトリクス型液晶表示装置。

【請求項7】請求項1または2において、前記反射防止層が絶縁材料で形成されていることを特徴とするアクティブマトリクス型液晶表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、視野角が広く、基板の表面反射のない高表示品質のアクティブマトリクス型液晶表示装置に関する。

【0002】

【従来の技術】アクティブマトリクス型液晶表示装置としては、ツイステッドネマチック表示方式を採用したものが知られている。この方式の液晶表示装置は、液晶を駆動する電極として2枚の透明電極を用い、各透明電極を基板の界面上に相対向させて配置し、両者の間に液晶層を挟持した構成を取っている。

【0003】この液晶表示装置によれば、液晶に印加す

る電界の方向を基板界面にほぼ垂直な方向とすることで液晶の配向を制御することができる（これを縦電界方式と称する）。

【0004】一方、液晶表示装置の広視野角化の研究が盛んであるなか、液晶に印加する電界方向を基板面にほぼ平行な方向にする方式（これを横電界方式と称する）として、櫛歯電極対を用いた方式が提案されている。

【0005】この横電界方式の液晶表示装置では、液晶分子の長軸は基板面と常にほぼ平行であり、立ち上がることがなく、従って視角方向を変えたときの明るさの変化が小さいので、視角依存性などがほとんどなく、縦電界方式と比較して広視野角が達成できるという利点がある。

【0006】なお、この横電界方式の液晶表示装置を開示したものとしては、例えば米国特許第4345249号、WO91/10936号、あるいは特開平1-120528号公報を挙げることができる。

【0007】

【発明が解決しようとする課題】しかし、前記した横電界方式の液晶表示装置では、以下に説明するような問題が生じる。

【0008】すなわち、横電界方式の液晶表示装置は印加電界の方向と光の透過方向が異なる素子構成であるため、従来の縦電界方式の液晶表示装置とは異なり画素を形成するための電極は必ずしも透明である必要は無い。

【0009】したがって、上記電極の材料として従来から透明性を確保する導電体として用いられている金属酸化物半導体膜に限らず、不透明な金属の導電性材料を使用することが可能である。実際は、金属を用いた電極の方がより抵抗が低く、また容易に形成できるものであるため、横電界方式の液晶表示装置の電極として金属材料を用いるのが望ましい。

【0010】ここで、横電界方式の液晶表示装置における画素形成のための液晶を横方向から挟んで配置される両電極は、それぞれ櫛歯状配列で、互いの櫛歯が挟みあうように形成されている。そして、閾値電圧が低くてより均一な横電界を得るためには、電極配線幅や配線間の距離を緻密に形成する必要がある。

【0011】この金属配線が緻密に形成されていることにより、それら配線上での外来光の反射を無視することができず、表示特性（画質）が低下するという問題が生じている。

【0012】本発明は、上記従来の問題に鑑みてなされたものであり、その目的は、金属電極による表面反射を低減して高画質の表示を可能とした横電界方式の液晶表示装置を提供することにある。

【0013】

【課題を解決するための手段】上記目的を達成するため、請求項1に記載の第1の発明は、走査電極、信号電極、画素電極及びアクティブ素子により構成された表示

画素部と、前記表示画素部の上に直接または絶縁層を介して一方の配向膜が成膜された第1の透明基板と、少なくとも他方の配向膜が成膜された第2の基板とを対向させ、前記第1の配向膜と第2の配向膜の間に液晶層を挟持してなり、前記各電極は前記液晶層に対し実質的に前記基板と平行な電界を印加し、かつ表示パターンに応じて前記電界を形成するための印加電界を任意に制御する外部制御手段と接続されると共に、前記液晶層の配向状態により光学特性を変化させる偏光手段を備えたアクティブマトリクス型液晶表示装置において、前記液晶層に、略平行な電界を印加する電極の表面反射を抑制する手段を具備したことを特徴とする。

【0014】また、請求項2に記載の第2の発明は、前記第2の透明基板上に、前記液晶層に平行な電界を印加する電極の少なくとも一部を覆う反射防止層を有することを特徴とする。

【0015】さらに、請求項3に記載の第3の発明は、第1の発明における前記液晶層に平行な電界を印加する少なくとも一部の電極上に反射防止層を有することを特徴とする。

【0016】さらに、請求項4に記載の第4の発明は、第1の発明における前記液晶層に平行な電界を印加する電極表面の少なくとも一部が黒色であることを特徴とする。さらに、請求項5に記載の第5の発明は、第1の発明における前記液晶層に平行な電界を印加する電極表面の少なくとも一部の表面粗さRmsが、 $Rms \geq 15 \text{ nm}$ であることを特徴とする。

【0017】さらに、請求項6に記載の第6の発明は、第1の発明における前記第1の透明基板上にカラーフィルタを有することを特徴とする。

【0018】そして、請求項7に記載の第7の発明は、第1または第2の発明における前記反射防止層が絶縁材料で形成されていることを特徴とする。

【0019】

【発明の実施の形態】上記本発明の構成に基づき、本発明は次のように実施することができる。すなわち、

(1) 表示画素部を構成する走査電極、信号電極、画素電極及びアクティブ素子を第1の基板上に形成する。

【0020】前記第1の基板には、液晶の分子を所定の方向に配向させるための配向制御膜が直接または絶縁層を介して形成されており、前記基板を液晶の分子を所定の方向に配向させるための他方の配向制御膜を形成したもう一方の透明基板(第2の基板)と対向して配置し、前記両基板の間に液晶層を挟持する。

【0021】前記表示画素部を構成する各電極は前記液晶層に対し実質的に前記両基板面と平行な電界を印加するように構成され、前記各電極は表示パターンに応じて印加電界を任意に制御できる外部制御手段と接続される。

【0022】前記第1と第2の基板の少なくとも一方の

外表面には、前記液晶層の配向状態により光学特性を変化させる偏光手段を備えてアクティブマトリクス型液晶表示装置を構成する。

【0023】そして、前記液晶層に略平行な電界を印加する電極の表面反射を抑制する手段を具備したことを特徴とする。

【0024】電極の表面反射を抑制する手段としては、主に反射光を遮光する方法と電極の鏡面反射率を低下させる方法とがある。

【0025】(2) 前記透明基板上に反射防止層を形成し、該反射防止層は前記液晶層に平行な電界を印加する電極の少なくとも一部を覆うように配置する。

【0026】(3) 前記液晶層に略平行な電界を印加する少なくとも一部の電極上に反射防止層を形成するように配置する。

【0027】反射防止層としては反射光を吸収する黒色層が望ましく、表示画素部以外からの光もれを遮光する目的で通常は前記第1または第2の透明基板の何れかに形成されるブラックマトリクス(BM)と同一の材料で形成するか、あるいはブラックマトリクスとは別個の材料で形成する。

【0028】(4) 前記液晶層に略平行な電界を印加する電極表面の少なくとも一部を黒色とする。

【0029】電極表面を黒色とする手段として、当該電極を構成する金属表面を黒色化することにより、鏡面反射率を低減させることができる。

【0030】鏡面反射率(R%)は境界面で正反射する光の強度と入射する光の強度の比で定義され、以下の式で表される。

$$【0031】R = (I/I_0) \times 100$$

但し、Iは反射光強度、I₀は入射光強度を示す。

【0032】黒色化の一例としては、黒色陽極酸化処理が挙げられる。すなわち、アルミニウムのポーラス型陽極酸化皮膜を金属塩水溶液中で電気分解することにより細孔内に金属あるいは金属酸化物を析出させて着色できる。ここで、電解着色浴として、硫酸銅/硫酸/酒石酸の混合溶液を用いることにより、その陽極酸化皮膜は黒色に着色でき、反射率は数%程度まで大幅に低減される。

【0033】電解着色浴としては、上記の外に硫酸錫/硫酸、硫酸コバルト/硫酸/ホウ酸、硫酸ニッケル/硫酸/ホウ酸の混合溶液を用いることもできる。

【0034】(5) 前記液晶層に略平行な電界を印加する電極表面の少なくとも一部の表面粗さRmsを、 $Rms \geq 15 \text{ nm}$ とする。

【0035】表面粗さ(Rms)は断面曲線の抜取り部分における標高値の2乗平均値であり、以下の式で表される。

【0036】

$$Rms = (\sum (Z_i - Z_{ave})^2 / N)^{1/2}$$

但し、 Z_i は断面曲線の抜取り部分における標高値、 Z_{ave} は Z_i の平均値、 N は測定数を示す。

【0037】金属表面の鏡面反射率は表面粗さと相関があり、表面粗さが小さいほど鏡面反射率は高い。アルミニウム電極においては、常法であるスパッタリング法により膜形成し、陽極酸化したもので、その鏡面反射率は80%程度もある。この時の表面粗さは数nmである。

【0038】この表面粗さを15nm以上とすると鏡面反射率は20~30%低減できるため、反射防止膜形成と併用することにより液晶表示装置の表面反射がさらに低減できる。

【0039】金属表面の粗面化の方法としては、表面を化学的にエッチングする方法、メッキ処理する方法、酸化膜を形成する方法などが挙げられるが、工程上容易に行えるものとしては水溶液中に電極基板を数秒~数十秒浸漬して電極光沢面を化学的にエッチングする方法が望ましい。

【0040】エッチング液として、例えばアルミニウム電極に対してはリン酸/硝酸/酢酸(50~80%/1~20%/1~10%)、リン酸/硝酸(50~80%/1~10%)、リン酸/硫酸(50~90%/1~10%)、リン酸/過酸化水素(50~80%/1~10%)、リン酸/グリセリン(30~60%/10~30%)、リン酸/硝酸/硫酸(50~80%/1~10%/10~30%)の混合水溶液などを用いることができる。

【0041】(6) 前記第1または第2の透明基板上に、カラーフィルタを形成する。このカラーフィルタは、例えば赤、緑、青の3色対応とする。

【0042】(7) 前記反射防止層を絶縁材料で形成する。横電界方式の液晶表示装置においては、基板面に平行な電界が有効に液晶層に印加され、液晶を駆動する電圧の上昇を抑制するため、前記ブラックマトリクスを絶縁材料で形成し、液晶を駆動する電極間の電界に影響を与えないようにする必要がある。これは本発明の反射防止層においても必要である。

【0043】また、反射防止層を絶縁材料で形成することで、当該反射防止層表面での外来光の反射も抑制される。

【0044】黒色の絶縁材料としては、アクリル系のバインダー樹脂、色素カーボン、有機顔料、および増感剤からなる顔料分散型レジストが一般的であるが、バインダー樹脂組成物としては、この外にポリカーボネイト、塩化ビニル、ポリウレタン、ポリエステル、ポリアミド、ポリイミド、ポリカプロラクトン、エポキシ樹脂などが使用可能である。

【0045】このように、液晶層に略平行な電界を印加する電極に、その表面反射を抑制する手段を設けることにより、金属電極による外来光の反射を低減して高画質の表示を得ることができる。

【0046】より具体的には、反射防止層を第2の基板である上部透明基板上あるいは電極群が形成される第1の基板である下部基板上に、その液晶層に略平行な電界を印加する電極部分を覆うように形成することにより、当該電極表面からの反射光が遮光され表面反射が低減される。

【0047】また、電極表面の少なくとも一部を粗面化、または黒色陽極酸化することにより、反射光が拡散または吸収され、表面反射が抑制される。

【0048】さらに、反射防止層を電極部分の一部を覆うように形成することで、両基板のアライメントずれ等で該反射防止層が表示画素部を遮光することによる開口率の低下を抑制でき、開口率を維持しながら反射を抑制することができ、また反射防止膜を絶縁材料で形成することにより、当該反射防止層表面での外来光の反射も抑制される。

【0049】以下、本発明の実施例を図面を参照して、さらに詳細に説明する。

【0050】〔実施例1〕図1は本発明によるアクティブマトリクス型液晶表示装置の第1実施例を説明する単位画素部の模式断面図であって、1は下側基板である第1の基板、1'は上側基板である第2の基板、2は共通電極、3は画素電極、4は走査電極を覆う絶縁層、5は反射防止層、6はカラーフィルタ、7は平坦化層、8は下側の配向制御層、8'は上側の配向制御層、9は下側の偏光板、9'は上側の偏光板、10は液晶層、15は信号電極、16は絶縁層、25はブラックマトリクス(BM)である。

【0051】また、図2は本発明によるアクティブマトリクス型液晶表示装置の第1実施例を説明する第2の基板の単位画素部の模式図であって、(a)は表面図、(b)は(a)のA-A'線に沿った断面図、(c)は(a)のB-B'線に沿った断面図である。

【0052】同図において、14は走査電極、17はa-Si、18は容量素子、19はTFT素子、図1と同一符号は同一部分に対応する。

【0053】図1、図2において、第1の基板1上に走査電極14、信号電極15、共通電極2、画素電極3、およびアモルファスシリコン(a-Si)17からなる薄膜トランジスタ(TFT)素子19が形成されている。共通電極2は走査電極14と同層に、画素電極3は信号電極15と同層に設け、同一の金属薄膜によりパターン化した。このとき、共通電極2及び走査電極14の厚みは約0.2 μ mとし、画素電極3及び信号電極15の厚みは約0.5 μ mとした。

【0054】また、2本の共通電極2の間を結合する領域において画素電極3と共通電極2とで走査電極絶縁層(SiN)4を挟むようにして容量素子18が形成されている。画素電極3は図2(b)に示すように、3本の共通電極2の間に配置されている。

【0055】この液晶表示装置は以下の手法に従って製造される。

【0056】先ず、第1の基板1上にアルミニウムをスパッタし、所定のマスクパターンを用いた露光、現像等のホットプロセス処理後、エッチング液（リン酸16、酢酸2、硝酸1、水1）でエッチングして電極を形成する。さらに、端子部等の陽極化成が不要な部分にマスクングのレジストを塗布しマスク露光、現像処理で形成した後に、陽極化成して共通電極2および走査電極14を形成する。

【0057】次に、走査電極絶縁層4として窒化シリコン（SiN）、アモルファスシリコン（a-Si）17をプラズマCVDで連続形成し、a-Si、SiNのパターンをホットプロセス後エッチングして薄膜トランジスタ（TFT素子）19を形成する。その後、アルミニウムを再びスパッタし、ホット後、先と同様にエッチングして信号電極15および画素電極3を形成する。そして、絶縁層16となるSiNを成膜後、パターン形成し、第1の基板1を得る。

【0058】この液晶表示装置の画素ピッチは、信号電極15間（横方向）が $100\mu\text{m}$ 、走査電極14間（縦方向）は $300\mu\text{m}$ である。電極幅は複数画素間にまたがる配線となる走査電極14、信号電極15、共通電極配線の走査電極に平行に延びた部分の幅をそれぞれ $10\mu\text{m}$ 、 $8\mu\text{m}$ 、 $8\mu\text{m}$ である。

【0059】また、画素電極3及び共通電極2のうち、長手方向にのびた部分の幅をそれぞれ $6\mu\text{m}$ と若干狭くすることで開口率が向上する。

【0060】このようにして、 640×3 （R、G、B）本の信号電極15と480本の走査電極14とにより $640\times 3\times 480$ 個のドットが形成される。表示画素領域を図2（a）に太点線枠で示す。

【0061】なお、本実施例では、第1の基板1上の電極群をアルミニウムで形成したが、比抵抗の低いものであればその材料に特に制約はなく、クロム、銅等でも良い。これらの電極の形成方法は常法に従って形成される。さらに前記画素電極3、前記信号電極15及びTFT19のチャネル領域はSiNからなる絶縁層16で被覆される。

【0062】図3はカラーフィルタ基板である第2の基板の単位画素部の構造の説明図であって、（a）は模式平面図、（b）は（a）のA-A'線に沿った断面図である。

【0063】同図において、第2の基板1'上にカーボンと黒色顔料の混合系の黒色感光性有機膜を塗布した後、ホットソングラフイープロセスを用いて、非表示画素領域にブラックマトリクス（BM）25を、また表示画素領域内の画素電極、共通電極部分を覆うように線幅 $6\mu\text{m}$ で反射防止層5を $1.5\mu\text{m}$ の膜厚で同時に形成する。

【0064】さらに、当該基板1'上に感光性の被着色層を $1.6\mu\text{m}$ の膜厚で塗布し、一回の露光、現像工程で三原色の被着色パターンを形成し、当該被着色層に、予め赤（R）、緑（G）、青（B）3色の昇華性染料をパターン形成して塗布したフィルムを熱転写してカラーフィルタ6を形成する。

【0065】上記感光性の樹脂組成物としては、ポリカーボネイト、塩化ビニル、ポリウレタン、ポリエステル、ポリアミド、ポリアクリルニトリル、ポリカプロラクトン等が使用可能である。

【0066】また、本実施例では、被着色層のパターン形成が不要なので、非感光性の材料も使用でき、ポリエステル樹脂やセルロースアセテート樹脂、ポリスチレン、ポリプロピレン、ポリエチレンテレフタレート、アクリル樹脂等が使用可能である。

【0067】さらに、染料の垂直方向の拡散および昇華を防止するために着色層の上にエポキシ系の熱硬化型樹脂からなる保護層7を約 $2\sim 3\mu\text{m}$ の膜厚で形成する。この熱硬化型樹脂は、熱変形温度を高く設定できるため、カラーフィルタの耐熱性を向上でき、また平坦性も満足できる。

【0068】前記第1の基板1および第2の基板1'のそれぞれの成膜上に、ポリイミド膜（例えば、日立化成社製の商品名「PIQ-5300」）を厚さ約 $0.1\mu\text{m}$ に形成し、これをラビング処理して配向制御層8、8'を形成する。

【0069】そして、第1の基板1および第2の基板1'間に誘電率異方性 $\Delta\epsilon$ が正でその値が4.5であり、複屈折 Δn が 0.072 （ 589nm 、 20°C ）のネマチック液晶組成物を挟む。

【0070】上側の配向制御層8'と下側の配向制御層8のラビング方向は互いにほぼ平行で、かつ、印加電界方向とのなす角度を 75° （ $\Phi_{LC1}=\Phi_{LC2}=75^\circ$ ）とした。また、液晶層10のギャップdは粒径 $4.0\mu\text{m}$ の球形のポリマービーズを両基板間に分散、挟持して、 $4.0\mu\text{m}$ の液晶素子とした。これにより $\Delta n\cdot d$ は $0.29\mu\text{m}$ となる。

【0071】次に、上記液晶素子を2枚の偏光板（日東電工社製の商品名「G1220DU」）で挟み、一方の偏光板の偏光透過軸をラビング方向とほぼ平行、即ち $\Phi_{P1}=75^\circ$ とし、他方をこれと直交、即ち $\Phi_{P2}=-15^\circ$ とした。これによりノーマリクローズ特性の液晶表示装置が得られる。

【0072】図4は本発明の第1実施例の液晶表示装置のシステム構成例の説明図であって、20は垂直走査信号回路、21は映像信号回路、22は共通電極駆動用回路、23は電源回路およびコントローラである。

【0073】図中点線で示した液晶表示装置のTFT基板（第1の基板）上に垂直走査信号回路20、映像信号回路21、共通電極駆動用回路22を接続し、電源回路

およびコントローラ 23 から走査信号電圧、映像信号電圧、タイミング信号を供給してアクティブマトリクス駆動を行う。

【0074】本実施例で得られた液晶表示装置のアルミニウム鏡面に対する反射率を測定したところ、その鏡面反射率は 0.90% であり、外光反射が著しく低減され、高品質の液晶表示装置を得ることができた。

【0075】〔実施例 2〕図 5 は本発明によるアクティブマトリクス型液晶表示装置の第 2 実施例を説明する単位画素部の模式断面図、図 6 は本発明によるアクティブマトリクス型液晶表示装置の第 2 実施例を説明する第 2 の基板の単位画素部の模式図であって、(a) は表面図、(b) は (a) の A-A' 線に沿った断面図、

(c) は (a) の B-B' 線に沿った断面図である。

【0076】本実施例は下記の構成を除いて前記第 1 の実施例と同様である。

【0077】すなわち、第 2 の基板 1' 上の非表示画素領域にブラックマトリクス BM 25 を 1.5 μm の膜厚で形成し、また、第 1 の基板 1 上の表示画素領域内部の画素電極 3 及び共通電極 2 上に第 2 の基板 1' 上に形成したものと同様の手法で反射防止層 5 を線幅 6 μm 、膜厚 0.4 μm で形成した。

【0078】図 7 はカラーフィルタ基板である第 2 の基板の単位画素部の構造の説明図であって、(a) は模式平面図、(b) は (a) の A-A' 線に沿った断面図である。

【0079】同図に示したように、第 2 の基板はカラーフィルタ 6 の周囲 (表示画素領域内部) を囲んでブラックマトリクス 25 が前記と同様のプロセスで形成されている。

【0080】本実施例のシステム構成は前記図 4 に示したものと同様である。

【0081】本実施例で得られた液晶表示装置のアルミニウム鏡面に対する反射率を測定したところ、鏡面反射率は 0.90% であり、前記実施例と同様に外光反射が著しく低減され、高品質の液晶表示装置を得ることができた。

【0082】〔実施例 3〕図 8 は本発明によるアクティブマトリクス型液晶表示装置の第 3 実施例を説明する単位画素部の模式断面図、図 9 は本発明によるアクティブマトリクス型液晶表示装置の第 3 実施例を説明する第 2 の基板の単位画素部の模式図であって、(a) は表面図、(b) は (a) の A-A' 線に沿った断面図、

(c) は (a) の B-B' 線に沿った断面図である。

【0083】本実施例は下記の構成を除いて前記第 1 の実施例と同様である。

【0084】すなわち、本実施例では、第 2 の基板 1' にはカラーフィルタ 6 のみを形成し、第 1 の基板 1 の表示画素領域内部の画素電極 3 及び共通電極 2 上に反射防止層 5 を 1.5 μm の膜厚で同時形成し、当該表示画素

領域の周囲にブラックマトリクス 25 を形成して、その上を SiN からなる絶縁層 16 で被覆した。

【0085】なお、第 2 の基板 1' は前記図 7 におけるブラックマトリクス 25 を除去した構成となる。

【0086】本実施例のシステム構成も前記図 4 に示したものと同様である。

【0087】本実施例で得られた液晶表示装置の Al 鏡面に対する反射率を測定したところ、鏡面反射率は 0.90% であり、前記実施例と同様に外光反射が著しく低減され、高品質の液晶表示装置を得ることができた。

【0088】〔実施例 4〕図 10 は本発明によるアクティブマトリクス型液晶表示装置の第 3 実施例を説明する単位画素部の模式断面図である。

【0089】本実施例では、第 1 の基板 1 に形成する電極のうち、少なくとも表示画素領域内に形成される共通電極 2 と画素電極 3 の表面を粗面 2' および 3' とすることで、外光の反射を防止するように構成したものである。なお、製造工程によっては図 10 に示したように、全ての電極の表面を粗面化してもよい。

【0090】同図の実施例は、下記の構成以外は実施例 1 と同じである。

【0091】すなわち、第 1 の基板 1 の作製において、エッチング後のアルミニウム電極で陽極化成の不要部分にマスキングのレジストを塗布し、所要のマスキングを介して露光、現像後、上記アルミニウム電極のエッチングと同じエッチング液 (リン酸 16、酢酸 2、硝酸 1、水 1) に再び十数秒浸してアルミニウム表面を粗面化し、さらに陽極化成して共通電極 2 および走査電極 14 を形成する。

【0092】そして、絶縁層 4、薄膜トランジスタ (TFT 素子) 19 を形成した後、アルミニウムを再びスパッタし、レジストを塗布し、所要のマスキングを介して露光、現像後、先と同様にエッチングして信号電極 15 および画素電極 3 を形成する。

【0093】レジスト除去後、信号電極 15 および画素電極 3 の表面も先と同様に粗面化した。

【0094】なお、第 2 の基板 1' には第 2 の実施例と同様にブラックマトリクスのみが形成される。

【0095】本実施例のシステム構成も前記図 4 に示したものと同様である。

【0096】本実施例で得られた液晶表示装置のアルミニウム鏡面に対する反射率を測定したところ、鏡面反射率は 0.80% であり、前記実施例と以上に外光反射が低減され、より高品質の液晶表示装置を得ることができた。

【0097】〔実施例 5〕本実施例は、下記の構成以外は実施例 1 と同じである。

【0098】第 1 の基板 1 の作製において、アルミニウム電極をエッチングし、さらに端子部等の陽極化成が不要な部分にマスキングのレジストを塗布し、所要のマスキング

クを介して露光、現像後、硫酸中で陽極化成し、さらに電解液（硫酸銅、硫酸、酒石酸）中で電気分解（10 V、20 min.）して共通電極2および走査電極14を形成する。

【0099】絶縁層4、薄膜トランジスタ（TFT素子）19を形成した後、アルミニウムを再びスパッタし、レジストを塗布し、所要のマスクを介して露光、現像後、先と同様にエッチングして信号電極15および画素電極3を形成する。

【0100】レジスト除去後、この第1の基板1を上記アルミニウムのエッチングに用いたものと同じエッチング液（リン酸16、酢酸2、硝酸1、水1）に再び十数秒浸して信号電極15および画素電極3の表面を粗面化する。

【0101】本実施例のシステム構成も前記図4に示したものと同様である。

【0102】本実施例で得られた液晶表示装置のA1鏡面に対する反射率を測定したところ、鏡面反射率は0.75%であり、前記実施例と以上にさらに外光反射が低減され、より高品質の液晶表示装置を得ることができた。

【0103】〔実施例6〕図11は本発明によるアクティブマトリクス型液晶表示装置の第6実施例を説明する単位画素部の模式断面図、図12は本発明によるアクティブマトリクス型液晶表示装置の第6実施例を説明する第2基板1'の平面図である。

【0104】本実施例では、下記の構成以外は実施例1と同じである。

【0105】ブラックマトリクス（BM）付きカラーフィルタ基板（第2の基板）1'の作製において、非表示画素領域（図12に太点線で示した領域）にブラックマトリクス25を、また第1の基板1の表示画素領域内の画素電極3、共通電極2の部分に反射防止層5を1.5 μm の膜厚で形成した。この時、反射防止層5の幅D'は画素電極3、共通電極2部分のそれぞれの電極の線幅Dを超えないように、線幅D=6 μm に対してD'=4 μm の線幅で形成した。これにより上下基板のアライメント精度の低下を抑制し、透過率を下げることなく反射率を低減することができた。

【0106】本実施例のシステム構成も前記図4に示したものと同様である。

【0107】本実施例で得られた液晶表示装置のA1鏡面に対する反射率を測定したところ、鏡面反射率は1.02%であり、外光反射が低減され、より高品質の液晶表示装置を得ることができた。

【0108】ここで、本発明の上記各実施例の効果を比較するために、反射防止層を形成しない液晶表示装置について説明する。

【0109】〔比較例1〕図13は共通電極と画素電極からの反射を防止するための反射防止層を設けない液晶

表示装置の単位画素部の模式断面図である。なお、第1の基板の平面図は前記図2を、第2の基板は前記図7を参照して説明する。

【0110】同図および図2、図7において、第1の基板1上に、走査電極14、信号電極15、共通電極2、画素電極3、およびアモルファスシリコン（a-Si）17から薄膜トランジスタ（TFT素子）19を形成した。

【0111】また、共通電極2は走査電極14と同層に、画素電極3は信号電極15と同層に設け、同一の金属薄膜によりパターン化した。このとき共通電極2及び走査電極14の厚みは約0.2 μm とし、画素電極3及び信号電極15の厚みは約0.5 μm とした。また、2本の共通電極2の間を結合する領域において画素電極3と共通電極2とで走査電極の絶縁層（SiN）4を挟むようにして容量素子18を形成した。画素電極3は図2（b）に示すように、3本の共通電極2の間に配置されている。

【0112】画素ピッチは信号配線電極間（横方向）が100 μm 、走査配線電極間（縦方向）は300 μm である。電極幅は複数画素間にまたがる配線となる走査電極、信号電極、共通電極配線の、走査電極に平行に延びた部分の幅をそれぞれ10 μm 、8 μm 、8 μm とした。また、画素電極3及び共通電極2のうち、長手方向にのびた部分の幅をそれぞれ6 μm と若干狭くして開口率を向上させる。

【0113】このようにしてドット数を640×3

（R、G、B）本の信号電極15と480本の走査電極14とにより640×3×480個とした。さらに、前記画素電極3、前記信号電極15及びTFTのチャンネル領域をSiNからなる絶縁層16で被覆する。

【0114】一方、第2の基板1'上にはカーボンと黒色顔料の混合系感光性有機膜を塗布した後、ホトリソグラフィプロセスを用いて、非表示画素領域にブラックマトリクスBM25を1.5 μm の膜厚で形成する。

【0115】さらに、第2の基板1'上に感光性の被着色層を1.6 μm の膜厚で塗布し、一回の露光、現像工程で三原色の被着色パターンを形成し、当該被着色層に、予めR、G、B3色の昇華性染料をパターン形成して塗布したフィルムを熱転写してカラーフィルタ6を形成した。さらに、染料の垂直方向の拡散および昇華を防止するために着色層の上にエポキシ系の熱硬化型樹脂からなる保護層7を約2～3 μm 形成する。

【0116】前記電極基板すなわち第1の基板1およびカラーフィルタ基板すなわち第2の基板1'の上に、ポリイミド膜（日立化成社製の商品名「PIQ-5300」）を厚さ約0.1 μm に形成し、ラビング処理して配向制御層8、8'を形成する。

【0117】前記上下基板（第1と第2の基板）間に誘電率異方性 $\Delta\epsilon$ が正でその値が4.5であり、複屈折 Δ

n が0.072 (589 nm, 20°C) のネマチック液晶組成物を挟持する。また、配向制御層の上下のラビング方向は互いにほぼ平行で、かつ、印加電界方向とのなす角度を75度 ($\Phi_{LC1} = \Phi_{LC2} = 75^\circ$) とする。

【0118】液晶層10のギャップ d は粒径4.0 μm の球形のポリマービーズを基板間に分散、挟持して、4.0 μm の液晶素子とする。これにより $\Delta n \cdot d$ は0.29 μm となる。次に、上記液晶素子を2枚の偏光板(日東電工社製の商品名「G1220DU」)で挟み、一方の偏光板の偏光透過軸を配向成膜膜のラビング方向とほぼ平行、即ち $\Phi_{P1} = 75^\circ$ とし、他方をこれと直交、即ち $\Phi_{P2} = -15^\circ$ とした。これによりノXマリックXZ特性の液晶表示装置を得る。

【0119】この液晶表示装置を図4に示したように、第1の基板上に垂直走査信号回路20、映像信号回路21、共通電極駆動用回路22を接続し、電源回路およびコントローラ23から走査信号電圧、映像信号電圧、タイミング信号を供給し、アクティブマトリクス駆動した。

【0120】本比較例で得られた液晶表示装置のアルミニウム鏡面に対する反射率を測定したところ、鏡面反射率は2.50%であり、外光の反射が画質を劣化させ、高品質の表示は得られなかった。

【0121】次に、本発明による横電界方式の液晶表示装置の動作について説明する。

【0122】図14は横電界方式の液晶表示装置の軸構成の説明図であって、2は共通電極、3は画素電極、11は基板界面近傍での液晶分子長軸(光学軸)の配向(ラビング)方向、12は偏光板透過軸方向、13は電界方向である。また、 Φ_p は電界方向13に対する偏光板透過軸方向12のなす角、 Φ_{LC} は基板界面近傍での液晶分子長軸(光学軸)の配向(ラビング)方向11のなす角である。

【0123】図15は本発明による横電界方式の液晶表示装置の液晶の動作原理を説明する模式図であって、

(a)は液晶層に電界を印加しないときの側断面図、

(b)は液晶層に電界を印加したときの側断面図、

(c)(d)はそれぞれ(a)(b)の平面図で、図中の符号は前記実施例の符号と同一部分に対応する。

【0124】なお、前記実施例に示したように、液晶表示装置全体ではストライプ状の共通電極2および画素電極3を櫛歯状に形成して複数の画素を構成するが、ここでは一対の電極部分のみを示している。

【0125】同図において、透明な一対の基板(第1の基板と第2の基板)1, 1'の内側にストライプ状の共通電極2と画素電極3が形成され、その上に配向制御層8, 8'が形成されている。そして、両基板間には液晶組成物層10が挟持されている。

【0126】棒状の液晶分子24は、同図(a)および(c)に示したように、電界無印加時にはストライプ状

の共通電極2と画素電極3の長手方向に対して45度 $\leq |\Phi_{LC}| < 90$ 度となるように、配向制御層8, 8'により矢印11(ラビング方向)で示す方向に配向されている。なお、液晶の誘電異方性は正を想定している。次に、同図(b)(d)に示したように、共通電極2と画素電極3に電界13を印加すると、印加された電界13の方向に液晶分子24がその向きを変える。この電界により液晶分子24が再配列して明表示を行う際の平均の液晶分子の配向方向と、2枚の偏光板9, 9'のうち少なくとも一方の偏光板の偏光透過軸方向12とのなす角 Φ_p を30度以上60度以下になるように配置することで、電界印加の有無で光透過率を大きく変え、コントラストを与える表示が可能となる。

【0127】また、同図における液晶分子24は、誘電異方性が正のものをを用いた場合について説明したが、負のものであっても構わない。その場合には初期配向状態をストライプ状の共通電極2と画素電極3の垂直方向から0度 $\leq |\Phi_{LC}| < 45$ 度に配向させることができる。

【0128】次に、第1の基板1の製造工程を図16～図18により説明する。

【0129】図16～図18は本発明による液晶表示装置の第1の基板SUB1側の製造方法を説明する工程図である。

【0130】なお、同各図において、中央の文字は工程名の略称であり、左側は画素部分、右側はゲート端子付近の断面形状で見た加工の流れを示す。

【0131】また、工程BおよびDを除き、工程A～Gの工程は各写真処理(ホトリソグラフィプロセス、以下、単にホト処理とも言う)に対応して分けけたもので、各工程のいずれの断面図もホト処理後の加工が終わり、ホトレジストを除去した段階を示している。

【0132】以下の説明において、上記の写真処理とは、感光性有機材料(ホトレジスト)の塗布からマスクを使用した選択露光を経て、それを現像するまでの一連の作業を示すものとし、繰り返しの説明は避ける。

【0133】以下区分した工程にしたがって、説明する。

【0134】工程A、図16

7059ガラス(商品名)からなる第1の基板1(以下、SUB1と言う)の両面に酸化シリコン膜SiOをディップ処理により設けた後、500°C、60分間のベークを行なう。なお、このSiO膜は透明なガラス基板SUB1の表面の凹凸を緩和するために形成するが、凹凸が少ない場合、省略できる。

【0135】次に、膜厚が2800ÅのAl-Ta、Al-Ti-Ta、Al-Pd等からなる第1導電膜g1をスパッタリングにより設ける。ホト処理後、リン酸と硝酸と氷酢酸との混酸液で第1導電膜g1を選択的にエッチングする。

【0136】工程B、図16

レジスト直描後（前述した陽極酸化パターン形成後）、3%酒石酸をアンモニアにより $\text{PH}6.25 \pm 0.05$ に調整した溶液をエチレングリコール液で1:9に希釈した液からなる陽極酸化液中に基板SUB1を浸漬し、化成電流密度が 0.5 mA/cm^2 になるように調整する（定電流化成）。次に、所定の Al_2O_3 膜厚が得られるのに必要な化成電圧125Vに達するまで陽極酸化（陽極化成）を行なう。その後、この状態で数10分保持することが望ましい（定電圧化成）。

【0137】これは均一な Al_2O_3 膜を得る上で大事なことである。それによって、導電膜g1が陽極酸化され、走査信号線（ゲートライン）GL（前記実施例の14）上および側面に自己整合的に膜厚が1800Åの陽極酸化膜AOFが形成され、薄膜トランジストTFTのゲート絶縁膜の一部となる。

【0138】工程C、図16
膜厚が1400ÅのITO膜からなる導電膜d1をスパッタリングにより設ける。ホット処理後、エッチング液として塩酸と硝酸の混酸液で導電膜d1を選択的にエッチングすることにより、ゲート端子GTM、ドレイン端子DTMの最上層および透明画素電極ITO1を形成する。

【0139】工程D、図17
プラズマCVD装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚2000Åの窒化Si膜を設け、プラズマCVD装置にシランガス、水素ガスを導入して、膜厚が2000Åのi型非晶質Si膜を設けたのち、プラズマCVD装置に水素ガス、ホスフィンガスを導入して膜厚が300Åの N^+ 型の非晶質Si膜d0を設ける。この成膜は同一CVD装置で反応室を変え連続して行なう。

【0140】工程E、図17
ホット処理後、ドライエッチングガスとして SF_6 、 BCl_3 を使用して N^+ 型非晶質Si膜d0、i型非晶質Si膜ASをエッチングする。続けて、 SF_6 を使用して窒化Si膜GIをエッチングする。もちろん、 SF_6 ガスで N^+ 型非晶質Si膜d0、i型非晶質Si膜ASおよび窒化Si膜GIを連続してエッチングしても良い。

【0141】このように3層のCVD膜を SF_6 を主成分とするガスで連続的にエッチングすることが本実施例の製造工程の特徴である。すなわち、 SF_6 ガスに対するエッチング速度は N^+ 型非晶質Si膜d0、i型非晶質Si膜AS、窒化Si膜GIの順に大きい。したがって、 N^+ 型非晶質Si膜d0がエッチング完了し、i型非晶質Si膜ASがエッチングされ始めると上部の N^+ 型非晶質Si膜d0がサイドエッチされ結果的にi型非晶質Si膜ASが約70度のテーパに加工される。

【0142】また、i型非晶質Si膜ASのエッチングが完了し、窒化Si膜GIがエッチングされ始めると、上部の N^+ 型非晶質Si膜d0、i型非晶質Si膜AS

の順にサイドエッチされ、結果的にi型非晶質Si膜ASが約50度、窒化シリコン膜GIが20度にテーパ加工される。上記テーパ形状のため、その上部にソース電極SD1が形成された場合も断線の確率は著しく低減される。 N^+ 型非晶質Si膜d0のテーパ角度は90度に近いが、厚さが300Åと薄いために、この段差での断線の確率は非常に小さい。したがって、 N^+ 型非晶質Si膜d0、i型非晶質Si膜AS、窒化Si膜GIの平面パターンは厳密には同一パターンではなく、断面が順テーパ形状となるため、 N^+ 型非晶質Si膜d0、i型非晶質Si膜AS、窒化Si膜GIの順に大きなパターンとなる。

【0143】工程F、図18
膜厚が600ÅのCrからなる第2導電膜d2をスパッタリングにより設け、さらに膜厚が4000Åの Al-Pd 、 Al-Si 、 Al-Ta 、 Al-Ti-Ta 等からなる第3導電膜d3をスパッタリングにより設ける。ホット処理後、第3導電膜d3を工程Aと同様な液でエッチングし、第2導電膜d2を硝酸第2セリウムアンモニウム溶液でエッチングし、映像信号線DL、ソース電極SD1、ドレイン電極SD2を形成する。

【0144】ここで本実施例では、工程Eに示すように、 N^+ 型非晶質Si膜d0、i型非晶質Si膜AS、窒化Si膜GIが順テーパとなっているため、映像信号線DLの抵抗の許容度の大きい液晶表示装置では第2導電膜d2のみで形成することも可能である。

【0145】次に、ドライエッチング装置に SF_6 、 BCl_3 を導入して、 N^+ 型非晶質Si膜d0をエッチングすることにより、ソースとドレイン間の N^+ 型半導体層d0を選択的に除去する。

【0146】工程G、図18
プラズマCVD装置にアンモニアガス、シランガス、窒素ガスを導入して、膜厚が $0.6 \mu\text{m}$ の窒化Si膜を設ける。ホット処理後、ドライエッチングガスとして SF_6 を使用してエッチングすることにより、保護膜PSV1を形成する。保護膜としてはCVDで形成したSiN膜のみならず、有機材料を用いたものも使用できる。

【0147】上記した第2基板の製造工程では、特に本発明の特徴である反射防止層の形成プロセスは含んでいない。

【0148】以下、上記図16～図18の工程を踏まえて、第2の基板の製造も含んだ液晶表示装置を構成する第1および第2の基板全体の製造工程の概略を説明する。

【0149】図19は本発明による液晶表示装置を製造するための工程図であって、前記した第1の実施例で説明した型式の液晶表示装置に相当する。

【0150】同図(a)は第1の基板の製造工程図、(b)は第2の基板の製造工程図である。

【0151】すなわち、(a)において、第1の基板

は、先ずガラス板にアルミニウムをスパッタし（プロセスp-1、以下単にp-1と表記する）、この上に感光性有機膜材料（レジスト）を塗布する（p-2）。

【0152】これを所定の電極パターンに対応する開口を有するマスクを介して露光し、現像して（p-3）エッチングを施す（p-4）ことで所望の電極を形成する（p-5）。

【0153】電極を形成したガラス板にTF Tを形成した後（p-6）、絶縁層を形成し（p-7）、最後に配向制御層を成膜して（p-8）第1の基板を得る。この第1の基板を形成するプロセスの詳細は前記図16～図18と略同様である。

【0154】次に、第2の基板は、同図（b）において、ガラス板に黒色の感光性有機材料（ブラックマトリクス材料）の膜を塗布し（p-11）、所定のマスクを用いた露光と現像（p-12）により表示画素領域の外周と前記第1の基板に形成した共通電極と画素電極の上方とに光吸収すなわち光反射防止層を形成する（p-13）。

【0155】この上に被着色層を塗布し（p-14）、先ず赤（R）昇華性染料フィルムを熱転写し（p-15）、次に緑（G）昇華性染料フィルムと青（B）昇華性染料フィルムを順に熱転写する（p-16, 17）ことにより3色のカラーフィルタを形成する。

【0156】形成したカラーフィルタを覆って保護層を形成し（p-18）、最後に配向制御層を成膜して（p-19）第2の基板を得る。

【0157】図20は本発明による液晶表示装置を製造するための工程図であって、前記した第2の実施例で説明した型式の液晶表示装置に相当する。

【0158】同図（a）は第1の基板の製造工程図、（b）は第2の基板の製造工程図である。

【0159】すなわち、（a）において、第1の基板は、先ずガラス板にアルミニウムをスパッタし（p-21）、この上に感光性有機膜材料（レジスト）を塗布する（p-22）。

【0160】これを所定の電極パターンに対応する開口を有するマスクを介して露光し、現像して（p-23）エッチングを施す（p-24）ことで所望の電極を形成する（p-25）。

【0161】電極を形成したガラス板にTF Tを形成した後（p-26）、黒色の感光性有機材料を塗布してホトプロセスにより表示画素領域にある共通電極と画素電極の上を覆って反射防止層を形成する（p-27）。

【0162】この上に絶縁層を形成し（p-28）、最後に配向制御層を成膜して（p-29）第1の基板を得る。

【0163】次に、第2の基板は、同図（b）において、ガラス板に黒色の感光性有機材料（ブラックマトリクス材料）の膜を塗布し（p-31）、所定のマスクを

用いた露光と現像（p-32）により表示画素領域の外周にブラックマトリクス（BM）を形成する（p-33）。

【0164】この上に被着色層を塗布し（p-34）、赤（R）の昇華性染料フィルムを熱転写し（p-35）、次に緑（G）昇華性染料フィルムと青（B）昇華性染料フィルムを順に熱転写する（p-36, 37）ことにより3色のカラーフィルタを形成する。

【0165】形成したカラーフィルタを覆って保護層を形成し（p-38）、最後に配向制御層を成膜して（p-39）第2の基板を得る。

【0166】図21は本発明による液晶表示装置を製造するための工程図であって、前記した第3の実施例で説明した型式の液晶表示装置に相当する。

【0167】同図（a）は第1の基板の製造工程図、（b）は第2の基板の製造工程図である。

【0168】すなわち、（a）において、第1の基板は、先ずガラス板にアルミニウムをスパッタし（p-41）、この上に感光性有機膜材料（レジスト）を塗布する（p-42）。

【0169】これを所定の電極パターンに対応する開口を有するマスクを介して露光し、現像して（p-43）エッチングを施す（p-44）ことで所望の電極を形成する（p-45）。

【0170】電極を形成したガラス板にTF Tを形成した後（p-46）、黒色の感光性有機材料を塗布し（p-47）、マスク露光と現像により（p-48）表示画素領域外を覆うブラックマトリクスと表示画素領域内にある共通電極および画素電極の上を覆って反射防止層を形成する（p-49）。

【0171】この上に絶縁層を形成し（p-50）、最後に配向制御層を成膜して（p-51）第1の基板を得る。

【0172】次に、第2の基板は、同図（b）において、ガラス板に被着色層を塗布し（p-61）、赤

（R）の昇華性染料フィルムを熱転写し（p-62）、次に緑（G）昇華性染料フィルムと青（B）昇華性染料フィルムを順に熱転写する（p-63, 64）ことにより3色のカラーフィルタを形成する。

【0173】形成したカラーフィルタを覆って保護層を形成し（p-65）、最後に配向制御層を成膜して（p-66）第2の基板を得る。

【0174】図22は本発明による液晶表示装置を製造するための工程図であって、前記した第4の実施例で説明した型式の液晶表示装置に相当する。

【0175】同図（a）は第1の基板の製造工程図、（b）は第2の基板の製造工程図である。

【0176】すなわち、（a）において、第1の基板は、先ずガラス板にアルミニウムをスパッタし（p-71）、この上に感光性有機膜材料（レジスト）を塗布す

る (p-72)。

【0177】これを所定の電極パターンに対応する開口を有するマスクを介して露光し、現像して (p-73) エッチングを施す (p-74) ことで表面を粗面化した所望の電極を形成する (p-75)。

【0178】この電極を形成したガラス板に TFT を形成した後 (p-76)、絶縁層を形成し (p-78)、最後に配向制御層を成膜して (p-78) 第1の基板を得る。

【0179】次に、第2の基板は、同図 (b) において、ガラス板に黒色の感光性有機材料 (ブラックマトリクス材料) の膜を塗布し (p-81)、所定のマスクを用いた露光と現像 (p-82) により表示画素領域の外周にブラックマトリクス (BM) を形成する (p-83)。

【0180】その後、被着色層を塗布し (p-84)、赤 (R) の昇華性染料フィルムを熱転写し (p-85)、次に緑 (G) 昇華性染料フィルムと青 (B) 昇華性染料フィルムを順に熱転写する (p-86, 87) ことにより3色のカラーフィルタを形成する。

【0181】形成したカラーフィルタを覆って保護層を形成し (p-87)、最後に配向制御層を成膜して (p-88) 第2の基板を得る。

【0182】図23は本発明により液晶表示装置とその外周部に配置された回路を示すブロック図である。

【0183】同図においては、それぞれ液晶表示素子の片側のみに配置されたドレインドライバ IC₁ ~ IC_M およびゲートドライバ IC₁ ~ IC_N は、液晶表示素子の一方の透明絶縁基板 SUB1 上に形成されたドレイン側引き出し線 DTM およびゲート側引き出し線 GTM と異方性導電膜 ACF2 あるいは紫外線硬化樹脂 SIL 等でチップ・オン・ガラス実装 (COG実装) されている。

【0184】この液晶表示装置は、XGA仕様である 800×3×600の有効ドットを有する液晶表示に適用している。このため、液晶表示装置を構成する基板には、240出力のドレインドライバ IC を長辺に10個 (M=10) と、101出力のゲートドライバ IC を短辺に6個 (N=6) とをCOG実装している。画素数からは、ゲートドライバの出力は、合計600出力あれば足りるが、有効画素部の上下に追加ゲート線を形成する必要から、最上部101出力、中央部100出力×4、および最下部101出力の構成をとっている。なお、同一のゲートドライバ IC にて、100、101出力の使い分けができる。

【0185】液晶表示装置の上側にはドレインドライバ部103が配置され、また、側面部には、ゲートドライバ部104、他方の側面部には、コントローラ部101、電源部102が配置されている。

【0186】コントローラ部101および電源部10

2、ドレインドライバ部103、ゲートドライバ部104は、それぞれ電氣的接続手段 JN1、3により相互接続されている。

【0187】本例では、XGAパネルとして800×3×600ドットの10.4インチ画面サイズの TFT 液晶表示モジュールを設計した。このため、赤 (R)、緑 (G)、青 (B) の各ドットの大きさは、264μm (ゲート線ピッチ) × 88μm (ドレイン線ピッチ) となっており、1画素は、赤色 (R)、緑色 (G)、青色 (B) の3ドットの組合わせで、264μm角となっている。

【0188】このため、ドレイン線引き出し配線 DTM を800×3本とすると、引き出し線ピッチは100μm以下となってしまい、現在使用可能なテープキャリアパッケージ (TCP) 実装の接続ピッチ限界以下となる。COG実装では、使用する異方性導電膜等の材料にも依存するが、およそ駆動用 IC チップのバンプのピッチで約70μmおよび下地配線との交叉面積で約40μm角が現在使用可能な最小値といえる。

【0189】このため、本例では、液晶パネルの1個の長辺側にドレインドライバ IC を一列に並べ、ドレイン線を該長辺側に引き出して、ドレイン線引き出し配線 DTM のピッチを88μmとした。したがって、駆動用 IC チップのバンプピッチを約70μmおよび下地配線との交叉面積を約40μm角に設計でき、下地配線とより高い信頼性で接続するのが可能となった。

【0190】ゲート線ピッチは264μmと十分大きいので、片側の短辺側にてゲート線引き出し GTM を引き出しているが、さらに高精細になると、ドレイン線と同様に対向する2個の短辺側にゲート線引き出し線 GTM を交互に引き出すことも可能である。

【0191】ドレイン線あるいはゲート線を交互に引き出す方式では、前述したように、引き出し配線 DTM あるいは GTM と駆動用 IC の出力側 BUMP との接続は容易になるが、周辺回路基板を液晶パネル PNL の対向する2長辺の外周部に配置する必要が生じ、このため、外形寸法が片側引き出しの場合よりも大きくなるという問題があった。特に、表示色数が増えると表示データのデータ線数が増加し、情報処理装置の最外形が大きくなる。このため、本例では、多層フレキシブル基板を使用することで、従来の問題を解決した。また、XGAパネルとして、10インチ以上の画面サイズとなると、ドレイン線引き出し配線 DTM のピッチは、約100μm以上と大きくなり、1個の長辺側にドレインドライバ IC をCOG実装にて片側配置できる。

【0192】図24は本発明による液晶表示装置を実装した電子機器の例としてのノートブック型のパソコンあるいはワープロの斜視図である。

【0193】同図に示したノートブック型のパソコンあるいはワープロにおいては、実装した液晶表示装置が前

記した横電界方式を採用しているため、視野が広く、かつ外交反射が著しく低減されているため、高画質表示が得られる。

【0194】また、駆動ICの液晶パネルPNL上へのCOG実装と外周部のドレインおよびゲートドライバ用周辺回路としての多層フレキシブル基板に折り曲げ実装を採用することで、従来に比べ大幅に外形サイズ縮小ができる。本例では、片側実装されたドレインドライバ用周辺回路を情報機器のヒンジ上方の表示部の上側に配置できるため、コンパクトな実装が可能となった。

【0195】以上、本発明を各種の実施例および応用例に基づいて具体的に説明したが、本発明は、上記実施例に限定されるものではなく、その要旨を逸脱しない範囲において種々変更可能であることは勿論である。

【0196】

【発明の効果】以上説明したように、本発明によれば、横電界方式で、反射防止層を横電界が印加されない表示画素以外の箇所、及び表示画素部の液晶を駆動する電極部分に形成することにより、あるいは光反射性を有する金属電極表面を粗面化することにより、金属電極による外来光の反射を抑制することができ、広視野角で表面反射の無いアクティブマトリクス型、その他の型式の液晶表示装置を提供することができる。

【図面の簡単な説明】

【図1】本発明のアクティブマトリクス型液晶表示装置の実施例1における単位画素部の模式断面図を示す図である。

【図2】図2は本発明によるアクティブマトリクス型液晶表示装置の第1実施例を説明する第2の基板の単位画素部の模式図である。

【図3】カラーフィルタ基板である第2の基板の単位画素部の構造の説明図である。

【図4】本発明の第1実施例の液晶表示装置のシステム構成例の説明図である。

【図5】本発明によるアクティブマトリクス型液晶表示装置の第2実施例を説明する単位画素部の模式断面図である。

【図6】本発明によるアクティブマトリクス型液晶表示装置の第2実施例を説明する第2の基板の単位画素部の模式図である。

【図7】カラーフィルタ基板である第2の基板の単位画素部の構造の説明図である。

【図8】本発明によるアクティブマトリクス型液晶表示装置の第3実施例を説明する単位画素部の模式断面図である。

【図9】本発明によるアクティブマトリクス型液晶表示装置の第3実施例を説明する第2の基板の単位画素部の模式図である。

【図10】本発明によるアクティブマトリクス型液晶表示装置の第3実施例を説明する単位画素部の模式断面図

である。

【図11】本発明によるアクティブマトリクス型液晶表示装置の第6実施例を説明する単位画素部の模式断面図である。

【図12】本発明によるアクティブマトリクス型液晶表示装置の第6実施例を説明する第2基板の平面図である。

【図13】共通電極と画素電極からの反射を防止するための反射防止層を設けない液晶表示装置の単位画素部の模式断面図である。

【図14】横電界方式の液晶表示装置の軸構成の説明図である。

【図15】本発明による横電界方式の液晶表示装置の液晶の動作原理を説明する模式図である。

【図16】本発明による液晶表示装置の第1の基板側の製造方法を説明する工程図である。

【図17】本発明による液晶表示装置の第1の基板側の製造方法を説明する工程図である。

【図18】本発明による液晶表示装置の第1の基板側の製造方法を説明する工程図である。

【図19】本発明による液晶表示装置を製造するための工程図である。

【図20】本発明による液晶表示装置を製造するための工程図である。

【図21】本発明による液晶表示装置を製造するための工程図である。

【図22】本発明による液晶表示装置を製造するための工程図である。

【図23】本発明により液晶表示装置とその外周部に配置された回路を示すブロック図である。

【図24】本発明による液晶表示装置を実装した電子機器の例としてのノートブック型のパソコンあるいはワープロの斜視図である。

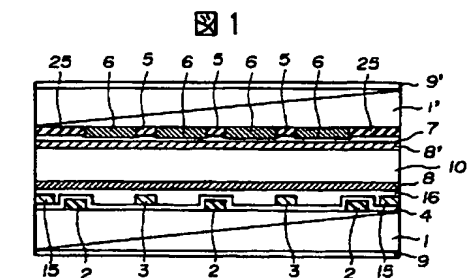
【符号の説明】

- 1 第1の基板
- 1' 第2の基板
- 2 共通電極
- 3 画素電極
- 4 絶縁層
- 5 反射防止層
- 6 カラーフィルタ
- 7 平坦化層
- 8, 8' 配向制御層
- 9, 9' 偏光板
- 10 液晶層
- 11 配向（ラビング）方向
- 12 偏光板透過軸方向
- 13 電界方向
- 14 走査電極
- 15 信号電極

- 16 絶縁層
17 アモルファスシリコン (a-Si)
18 容量
19 TFT素子
20 走査信号回路

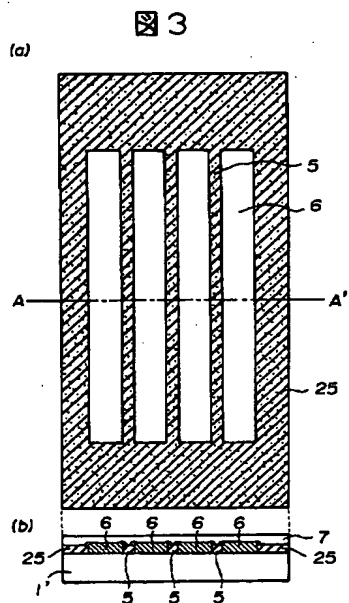
- 21 映像信号回路
22 共通電極駆動用回路
23 電源回路およびコントローラ
24 液晶分子
25 ブラックマトリクス。

【図1】

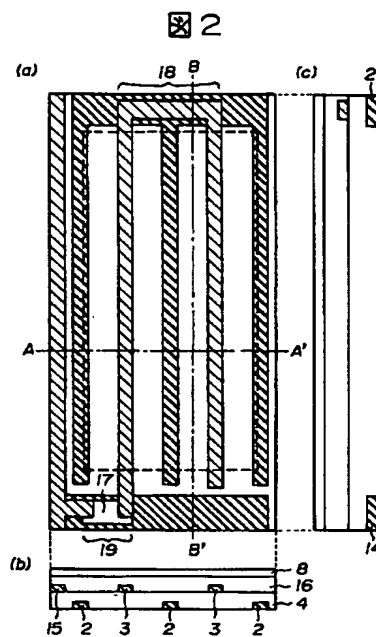


- 1, 1': 第1, 第2の基板 8, 8': 上, 下配向制御層
2: 共通電極 9, 9': 上, 下偏光板
3: 画素電極 10: 液晶層
4: 走査電極絶縁層 15: 信号電極
5: 反射防止層 16: 絶縁層
6: カラーフィルタ 25: ブラックマトリクス
7: 平坦化層

【図3】

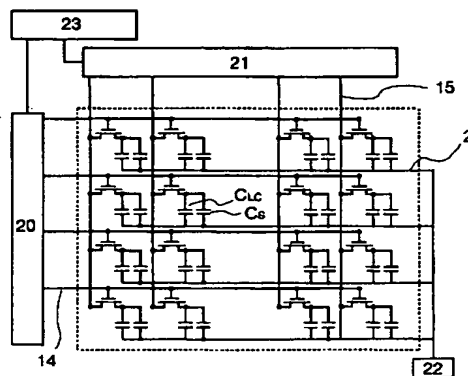


【図2】

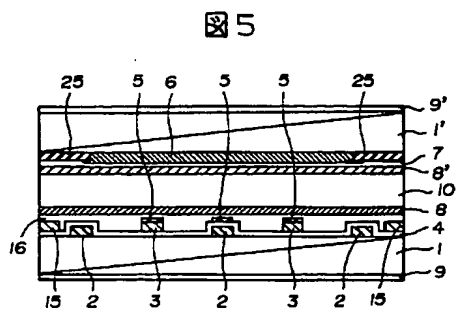


【図4】

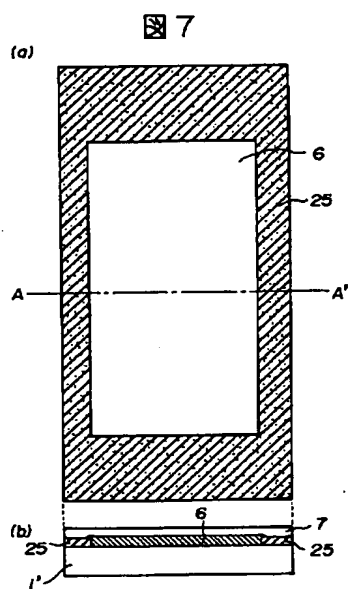
図 4



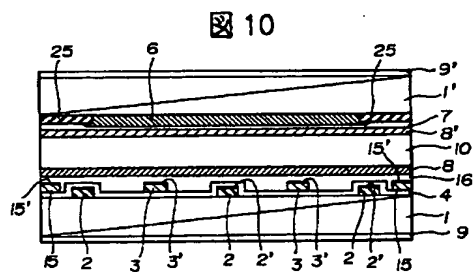
【図5】



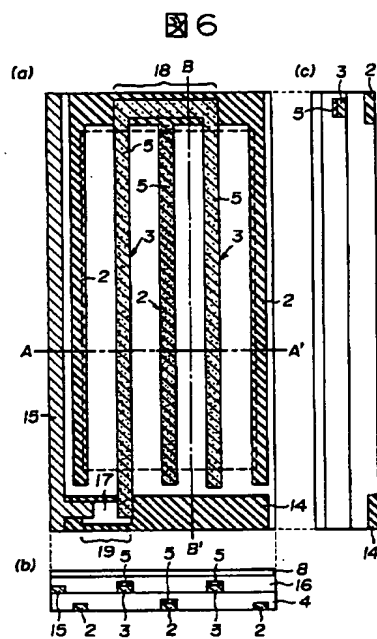
【図7】



【図10】

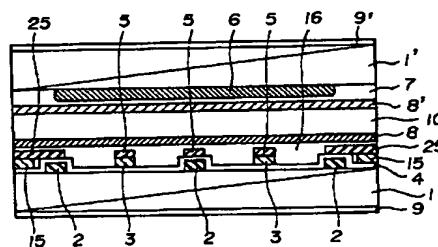


【図6】



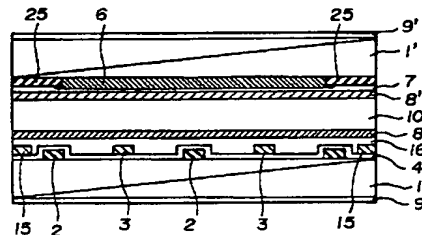
【図8】

図8

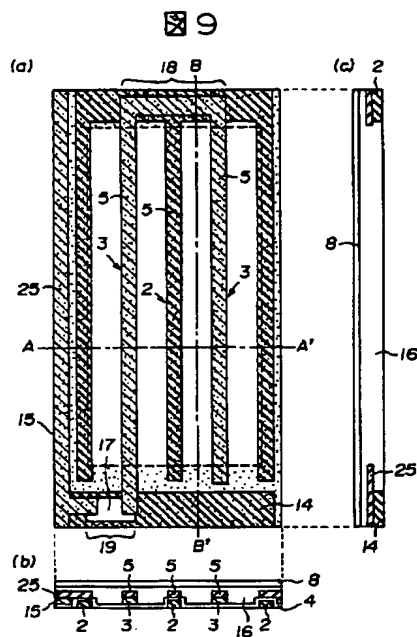


【図13】

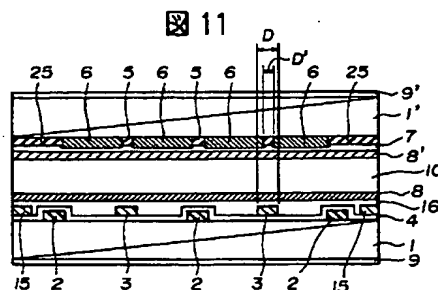
図13



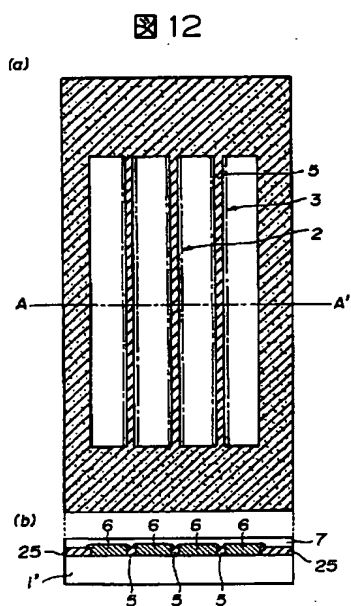
【図9】



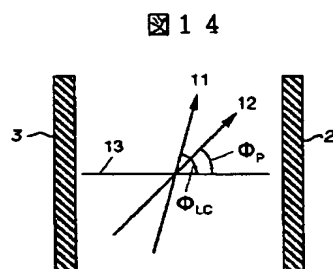
【図11】



【図12】



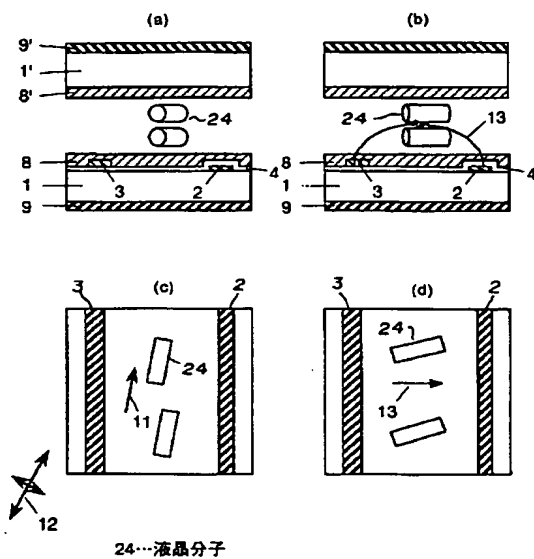
【図14】



11…配向(ラビング)方向 12…偏光板透過軸方向
13…電界方向

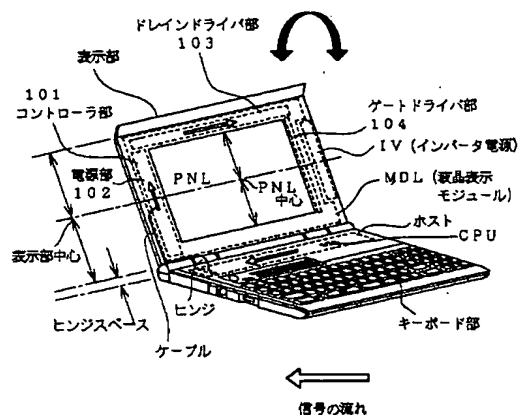
【図15】

図15



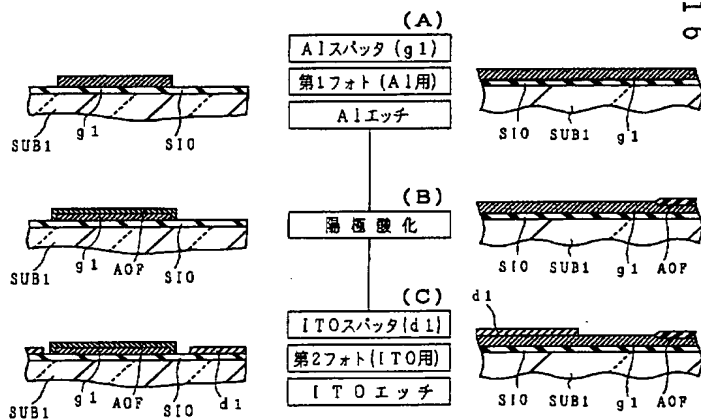
【図24】

図24

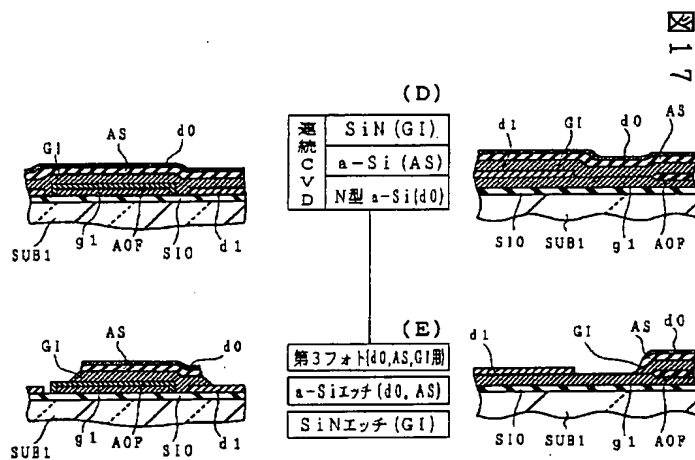


【図16】

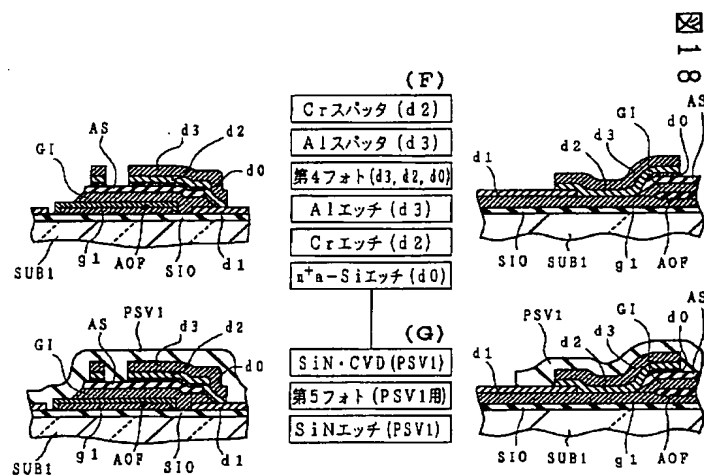
図16



【図17】

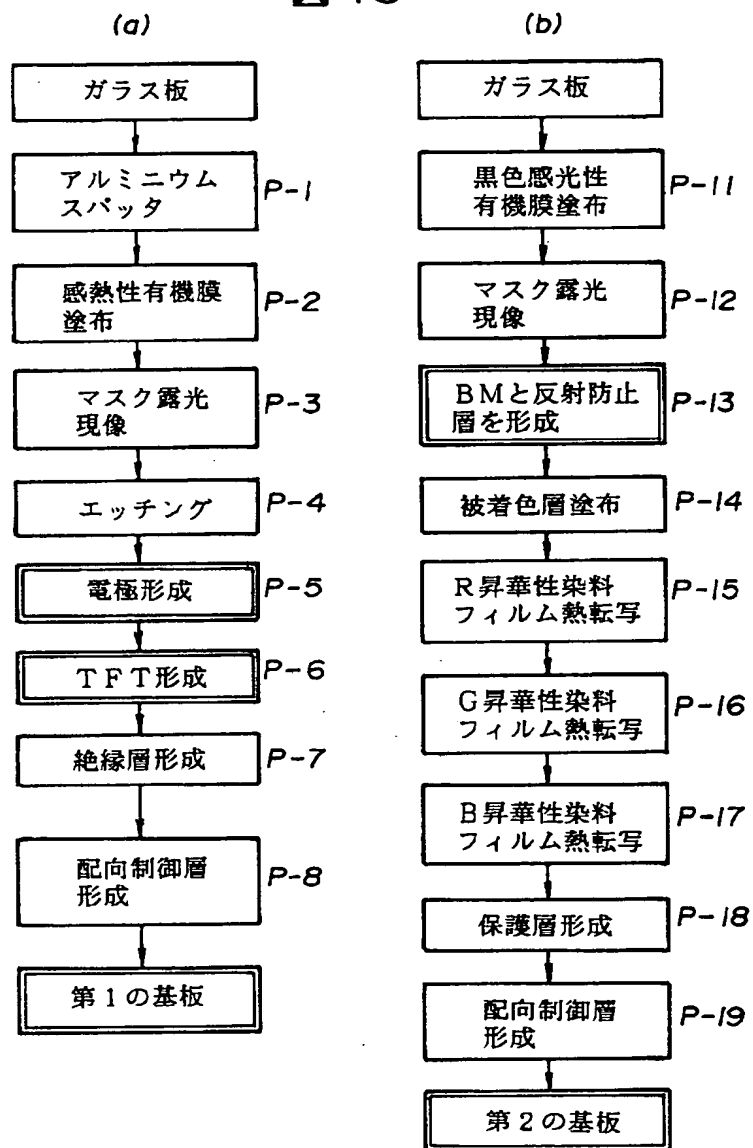


【図18】



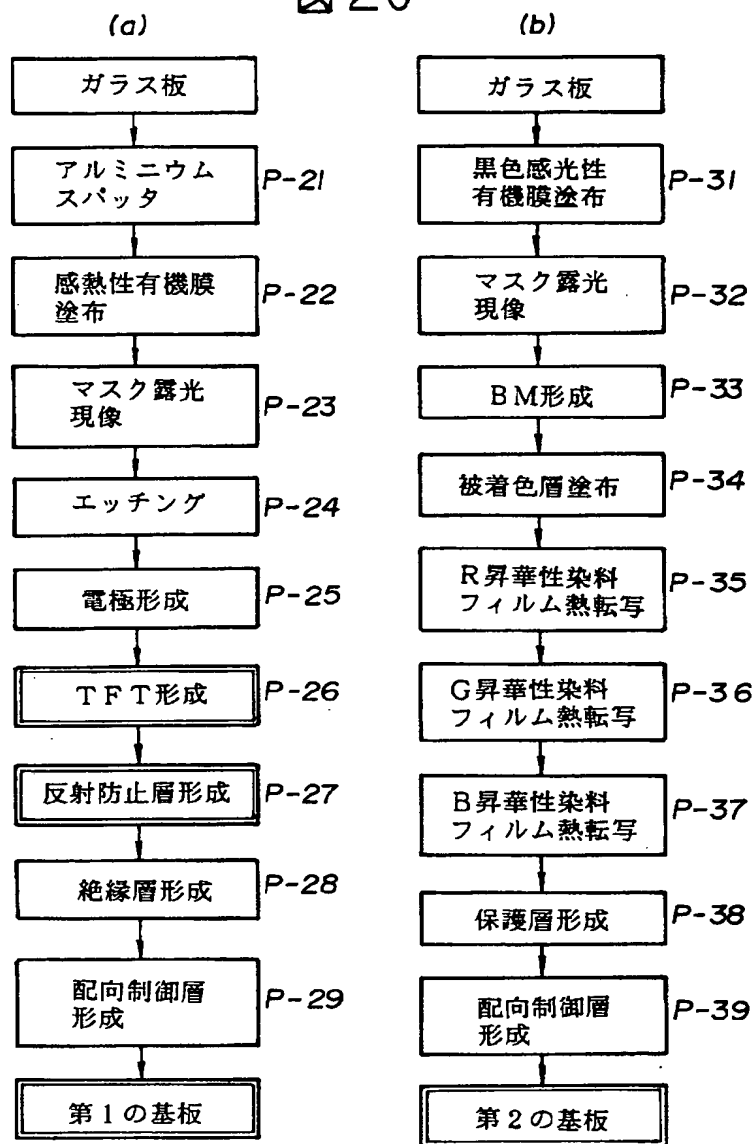
【図19】

図 19

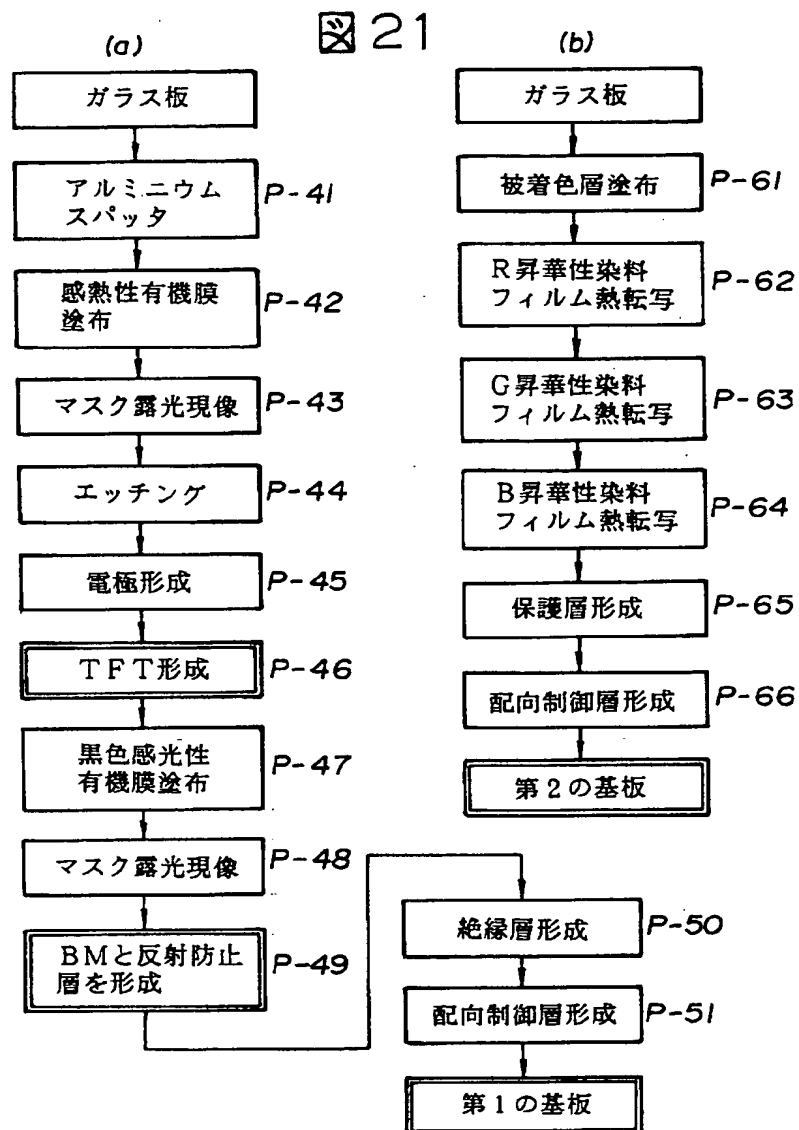


【図20】

図 20

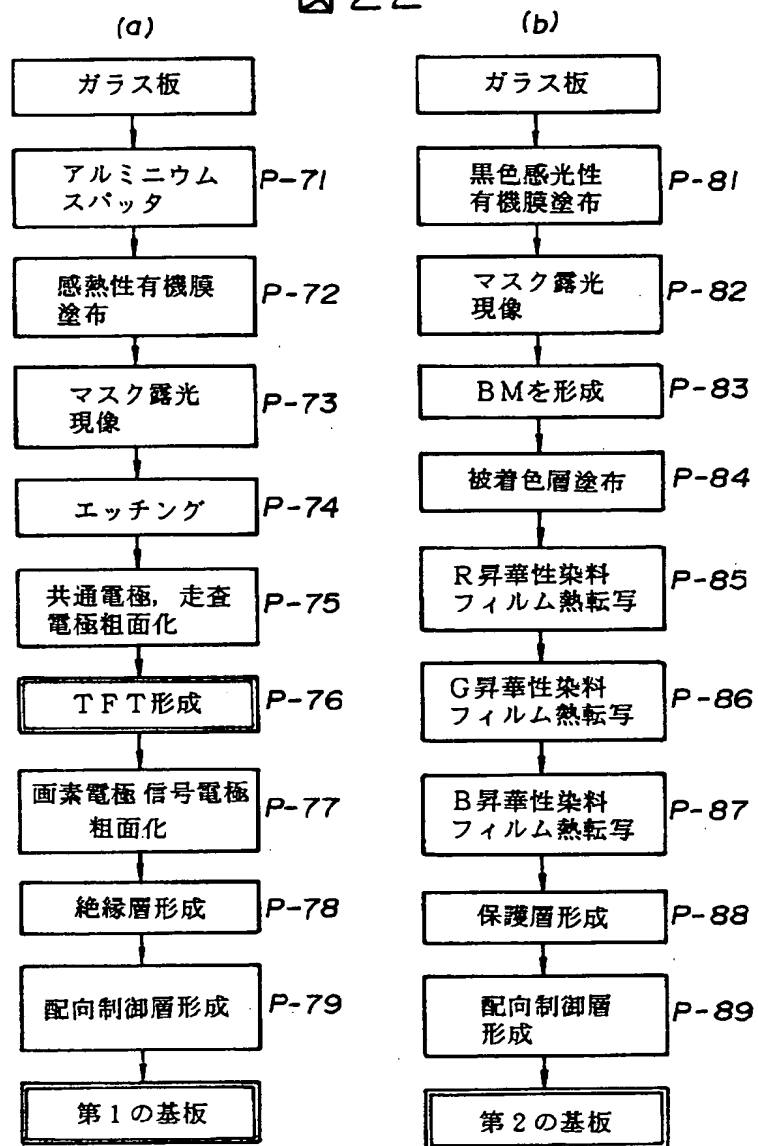


【図21】

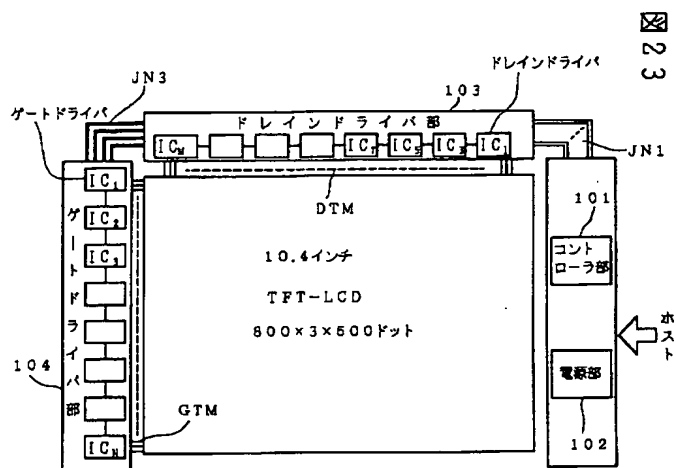


【図22】

図 22



【図23】



フロントページの続き

(72)発明者 阿須間 宏明
千葉県茂原市早野3300番地 株式会社日立
製作所電子デバイス事業部内

(72)発明者 近藤 克己
茨城県日立市大みか町七丁目1番1号 株
式会社日立製作所日立研究所内